

**Japanese Patent Gazette**

**No. 2650479/1997**

**A. Relevance of the above-identified Document**

This document has relevance to all claims of the present application.

**B. Translation of the Relevant Passages of the Document**

[MEANS TO SOLVE THE PROBLEMS]

Moreover, a method of driving a liquid crystal panel, of the present invention includes the steps of: (i) calculating (a) first signal data corresponding to a voltage value that is to be applied on liquid crystal, and (b) the first signal data and second signal data corresponding to a voltage that is to be applied on liquid crystal after the first signal data; and (ii) compensating, in accordance with a result of the calculating, signal data that is to be applied to the liquid crystal sequentially in a plurality of fields that are after the first signal data.





(3)

5

樂には液晶を所定の透過量にする電圧が印加され保持される。前記電圧は次の同期で各ドライバ再びオノ状態となるまで保持される。この透過量の変化により各画素を透過あるいは反射する光が変調される。なお、すべての画素に電圧が印加され再び次の電圧が印加されるまでの周期を1フレームと呼ぶ。また1フレームは2フレードで構成される。通常、テレビ画像の場合1/30秒で一画面が書きかわるため1/30秒が1フレーム時間である。また倍速で各画素に電圧を書き込む場合は1/60秒が1フレーム時間となる。

本明細書では倍速で各画素に電圧を書き込む駆動方法を例にあげて説明する。つまり1フレームを1/60秒とし、1フレード=1フレームとして説明する。

以下、従来の液晶制御回路について説明する。第22図は従来の液晶制御回路のブロック図である。第22図において、2001はビデオ信号を増幅するアンプ、2002は正極性と負極性のビデオ信号を作成する並分分割回路、2003はフィードバック回路、2004はソースドライバIC2002および出力切り替え回路、2005はソースドライバIC2002およびゲートドライバIC2003の同期および制御を行なうためのドライバ制御回路、2001は液晶パネルである。

以下、従来の液晶制御回路の動作について説明する。まずビデオ信号は、アンプ2001によりビデオ信号は出力切り替え回路2004により正極性と負極性の2つの

液晶の電気光学特性に対応するように利得調整を行なわれる。次に利得調整されたビデオ信号は並分分割回路2002において、前記回路により正極性と負極性の2つの

ビデオ信号が作られる。次に前記2つのビデオ信号は出力切り替え回路2004において、前記回路はフィードゴー

ドライバ制御回路2005からビデオ信号はソースドライバIC2002に入力され、ソースドライバIC2002はドライバ制御回路2005からの制御信号により、ビデオ信号のレベルシフト、A/D変換などの処理を行ない、ゲートドライバIC2003と同期を取って、液晶パネル2001のソース信号線に所定電圧を印加する。

以下、従来の液晶パネルの駆動方法について説明する。第23図は従来の液晶パネルの駆動方法の説明図である。第23図において、 $F_x$ (ただし、 $x$ は整数)はフィードドライバ番号、 $D_x$ (ただし、 $x$ は整数)はソース信号線に印加する電圧に相当するデータ(以後、電圧データと呼ぶ)、 $V_x$ (ただし、 $x$ は整数)は前記電圧データにより作られ、ソースドライバIC2002からソース信号線に出力

6

6

いことを、透過量 $V_x$ は透過量が大きいことを、つまり液晶の透過率が高いことを示すものとする。ただし液晶が印加されることにより液晶の透過率が変化し、前記電圧に対する状態になつたときの光の透過量である。本明細書では透明にするために添字 $x$ が大きいと述べる。ドライバは先のフィードであることを示し、また電圧データ $D_x$ は電圧が大きいことを、印加電圧 $V_x$ は電圧が高

7

7

(4)

Rを

液晶に印加する電圧値に相当する第1の信号データを記憶する記憶手段と、前記第1の信号データと、前記第1の信号データ以後に前記液晶に印加する電圧値に相当する第2の信号データとを演算する演算手段と、前記演算手段の演算結果により、前記第1の信号データ以後の複数のフィールドにおいて、連続して前記液晶に印加する信号データを補正する補正手段を具備するものであり、

また、他の本発明の液晶制御回路は、液晶に印加する電圧値に相当する第1の信号データを記憶する第1の記憶手段と、前記第1の信号データと、前記第1の信号データ以後に前記液晶に印加する電圧データを一走査時間保持して、ゲートドライバIC2003と同期をとりソース信号線に印加する電圧 $V_x$ を出力する。今、フィールドで注目している画素(以後、単に画素と呼ぶ)への電圧データが $D_x$ から $R$ に変化したとする。するとソースドライバIC2002は電圧 $V_6$ をソース信号線に出力し、前記電圧はゲートドライバIC2003と同期がともに印加される。しかしながら、フィールドごとに電圧が反転した交流ビデオ信号を出力する出力切り替え回路、2005はソースドライバIC2002およびゲートドライバIC2003の同期および制御を行なうためのドライバ制御回路、2001は液晶パネルである。

以下、従来の液晶制御回路の動作について説明する。まずビデオ信号は、アンプ2001によりビデオ信号は出力切り替え回路2004により正極性と負極性の2つの

液晶の電気光学特性に対応するように利得調整を行なわれる。次に利得調整されたビデオ信号は並分分割回路2002において、前記回路により正極性と負極性の2つの

ビデオ信号が作られる。次に前記2つのビデオ信号は出力切り替え回路2004において、前記回路はフィードゴー

ドライバ制御回路2005からビデオ信号はソースドライバIC2002に入力され、ソースドライバIC2002はドライバ制御回路2005からの制御信号により、ビデオ信号のレベルシフト、A/D変換などの処理を行ない、ゲートドライバIC2003と同期を取って、液晶パネル2001のソース信号線に所定電圧を印加する。

以下、従来の液晶パネルの駆動方法について説明する。まずビデオ信号は、アンプ2001によりビデオ信号は出力切り替え回路2004により正極性と負極性の2つの

液晶の電気光学特性に対応するように利得調整を行なわれる。次に利得調整されたビデオ信号は並分分割回路2002において、前記回路により正極性と負極性の2つの

ビデオ信号が作られる。次に前記2つのビデオ信号は出力切り替え回路2004において、前記回路はフィードゴー

8

8

9

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

10

自のファームウェアがファームウェア2017に格納されており、かつ次のD/A変換器107に送られるデータの原版はファームウェア205、ファームウェア206、ファームウェア207であるとして説明する。

今、D/A変換器へはファームウェア205のデータが転送され、またD/A変換器203はファームウェア205とD/A変換器206によりファームウェア205と206とに接続されており、データを書きこんでいる。なお、ファームウェア205のデータの内容はすでに補正されているものとする。

同時に、前記回路208はファームウェア205より換え回路202と203によりファームウェア205と206とに接続されており、前記メモリの同一面図に印加する電圧に相当するデータを比較、演算する。前記演算結果が所定条件を満足するとき、前記回路のファームウェア補正回路209に転送される。データを書きこむ。この動作を順次ファームウェア205のデータテーブル210を参照し、補正データを求める。また前記正データをファームウェア205上の前記回路に印加するデータが格納されたアドレスに書きこむ。この動作には補正したことを示す情報が記録されている。具体的にはデータの所定ピットを0にすることである。この動作を順次ファームウェア205のデータテーブル210に対して行なう。また前記1つのファームウェアに対する動作は、ファームウェア205のデータの転送が完了する時間以内に終了する。したがって、ファームウェア205の次にD/A変換器107には補正されたファームウェア206のデータが転送することができる。

(7)

13

電圧データが $V_4$ から $V_4'$ に変化している。しかし、液晶の透過量はファーレルド番号 $F_4$ 内で所定値の透過量にならない。これは液晶の立ち上がり時の応答性は現在画素に印加されている電圧と共に印加される電圧との電位差に關係するためである。たとえば、前述の液晶パネルなどの仕様では、印加電圧が $3.5V$ から $2.0V$ に変化する時には所定の透過量になるまで $30\sim40ms$ の時間を要するが、印加電圧が $3.5V$ から $0V$ に変化させた場合 $10\sim20ms$ で応答する。そこで、第2の本発明の液晶パネルの駆動方法では第8図(b)で示すように、データテーブルなどから電圧データより小さい補正データを求め、ファーレルド番号 $F_4$ のデータを $V_4$ から $V_4'$ に補正する。したがってファーレルド番号 $F_4$ で印加される $V_4$ よりも小さい電圧 $V_4'$ が画素に印加されることになり、液晶の立ち上がり特性が改善される。前記補正データつまり補正印加電圧は、液晶の立ち上がり時の応答時間は変化する電圧の大きさによれば比例することにより求められる。なお、前記第2の本発明と第1の本発明とを組み合わせることにより一層適切な液晶パネルの駆動方法が得られる。また、本発明の実施例によれば、印加する電圧を $V_4$ とすると、たとえば第9図に示すように、液晶の特性および必要画素表示状態を考慮して複数のファーレルドにてデータを補正してもよい。

また、本発明の液晶制御回路においては第3のファーレルドモリを使用するしたがこれに限るものではなくたとえば遮断回路などを用いてファーレルド間のデータの比較などを行なうことによりファーレルドモリ数を減少できることは言うまでもない。また、ファーレルド間の同一画素の電圧データを比較、検算するとしたが、これに限定するものではなくて、たとえば第9図に示すように、液晶の特性および必要画素表示状態を考慮して複数のファーレルドにてデータを補正してもよい。

また、本発明の液晶制御回路においては第3のファーレルドモリを使用するしたがこれに限るものではなくたとえば遮断回路などを用いてファーレルド間のデータの比較などを行なうことによりファーレルドモリ数を減少できることは言うまでもない。また、ファーレルド間の同一画素の電圧データを比較、検算するとしたが、たとえばデレヒ回路の場合、近傍画素の信号は非常に似ているため、第1のファーレルドの画素の電圧データと第2のファーレルドの前記画素の近傍の電圧データとを比較してもよい。また、本発明の液晶制御回路の実施例においては、隣接ファーレルド間のファーレルドモリの内容を検算するとしたが、たとえば、液量器 $200$ でファーレルドモリ $205$ と $206$ 間のデータ比較などを行なってもよいことは言うまでもない。

以下、図面を参照しながら第2の本発明の液晶制御回路および第3の液晶パネルの駆動方法について説明する。

まず、第2の本発明の液晶制御回路の一実施例について説明する。第10図は本発明の液晶制御回路のプロック図である。第10図において、 $1001$ はA/D変換器 $1003$ への入力電圧範囲を規定するためのゾインコントロール回路 $1002$ 、 $1012$ はロード・フィルタ、 $1004$ 、 $1005$ 、 $1006$ 、 $10$ はファーレルドモリ、 $1008$ はファーレルドモリに接続されたデータを検算し、データの大小およびデータ間の差などを検算する液量器、 $1009$ は液量器 $1008$ の出力結果によりファーレルドモリのデータの補正を行なう補正器、 $1010$ はデータ補正器 $1009$ がデータの補正値を求める

ために参照するデータテーブルである。

以下、第10図を参照しながら第2の本発明の液晶制御回路について説明する。まず、ビデオ信号はメインコン

トロールアンプによりA/D変換の入力信号範囲に合うよう利用調整が行なわれる。次に前記信号はPFI002を

通り不必要な高周波成分を除去されたのちA/D変換器 $100$ でA/D変換される。A/D変換された液晶に印加する電圧に相当するデータはファーレルドごとに4つのファーレルドメモリに順次格納される。つまり第1番目のファーレル

ドのデータはファーレルドモリ $1004$ に、第2番目のファーレルドのデータはファーレルドモリ $1005$ に、第3番目のデータはファーレルドモリ $1006$ に、第4番目のファーレルドのデータがファーレルドモリ $1007$ に、第5

番目のファーレルドのデータはファーレルドモリ $1008$ に順次格納されていく。ここでは簡単のために、第1番目のファーレルドのデータがファーレルドモリ $1004$ に、第2番目のファーレルドのデータがファーレルドモリ $1005$ に、第3番目のファーレルドのデータがファーレルドモリ $1006$ に、第4番目のファーレルドのデータがファーレルドモリ $1007$ に、第5番目のファーレルドのデータがファーレルドモリ $1008$ に順次格納されており、かつ次のA/D変換器 $1011$ に送られ

る。1007に格納されており、前記データを $V_4$ と示す電圧が比較され、電圧 $V_4$ または前記電圧 $V_4'$ の所加により出

力される電圧を $V_6$ 、前記電圧による定常的な透過量 $I_6$ に対する電圧 $V_6$ で示す電圧が比較される。第11図は、第3の本発明の液晶パネルの駆動方法の説明図である。第

11図では補正前の電圧データがフレーム番号 $F_4$ でしか

変更

12

13

14

15

16

17

18

19

20

21

22

23

24

25

26

27

28

29

30

31

32

33

34

35

36

37

38

39

40

41

42

43

44

45

46

47

48

49

50

51

52

53

54

55

56

57

58

59

60

61

62

63

64

65

66

67

68

69

70

71

72

73

74

75

76

77

78

79

80

81

82

83

84

85

86

87

88

89

90

91

92

93

94

95

96

97

98

99

100

101

102

103

104

105

106

107

108

109

110

111

112

113

114

115

116

117

118

119

120

121

122

123

124

125

126

127

128

129

130

131

132

133

134

135

136

137

138

139

140

141

142

143

144

145

146

147

148

149

150

151

152

153

154

155

156

157

158

159

160

161

162

163

164

165

166

167

168

169

170

171

172

173

174

175

176

177

178

179

180

181

182

183

184

185

186

187

188

189

190

191

192

193

194

195

196

197

198

199

200

201

202

203

204

205

206

207

208

209

210

211

212

213

214

215

216

217

218

219

220

221

222

223

224

225

226

227

228

229

230

231

232

233

234

235

236

237

238

ード番号2と3間のデータ処理を行なっているとすると、前回のフィールド番号1と2間のデータ処理を行なう。

モリ1005と1007間を比較、処理しても同様の効果が得られるることは明らかである。このことは本発明の積み込み法についても同じことができる。

以下、第15回および第16回を参照しながら本発明の液晶制御方法について説明する。まず、ビデオ信号はゲイン調整回路においては、フィールドメモリ間にコントロールアンプ1501によりA/D変換器の入力信号範囲に合うよう有利得調整を行なわれる。次に前記信号はローパスフィルタ1502を通して不要な高周波成分を除去されたのちA/D変換器1603でA/D変換される。前記A/D変換された直後に印加電圧112の変化に応じてデータからデータ112に対応する電圧に相当するデータはデータ入力手段1602にはいる。データ入力手段1602ではフィールドごとにフィールドメモリ1または2を選択し、7

モリ1005と1007間を比較、処理しても同様の効果が得られることは明らかである。このことは本発明の積み込み法についても同じことができる。

以下、第15回および第16回を参照しながら本発明の液晶制御方法について説明する。まず、ビデオ信号はゲイン調整回路においては、フィールドメモリ間にコントロールアンプ1501によりA/D変換器の入力信号範囲に合うよう有利得調整を行なわれる。次に前記信号はローパスフィルタ1502を通して不要な高周波成分を除去されたのちA/D変換器1603でA/D変換される。前記A/D変換された直後に印加電圧112の変化に応じてデータはデータ入力手段1602にはいる。データ入力手段1602ではフィールドごとにフィールドメモリ1または2を選択し、7

はファームウェアのアップグレードによって機能が追加され、透過率の差が第1の開値を超えないのが第2開値を越えるとする。すると、データーブル1604は透過率の差または第2開値を超えることおよび補正値をデータ処理手段1603に送り出す。データ処理手段1603はデーターブル1604は前記データに基づき、透過率の差を返す。所定開値以下の場合はそのままにも行なわげ、処理カウンタはアドレスアップアドレス3を指す。同時に、出力カウンタはアドレス2を、入力カウンタはアドレス4を指す。なお、ここでいう所定開値とは2つある。仮にこれを第1開値、第2開値と呼ぶ。これらはともに透過率の差と比較するための閾値であるが、第1開値は透過率の差が前記閾値をこえるとき、現在データ処理手段1603が処理を行なっているアドレスのデータをだらちに補正するためのものであり、第2開値は複数ファームウェアの同一アドレスのデータをデータ処理手段1603が処理したとき、枚数回前記閾値をこえるときに現在処理を実行するためのものである。

なお、第16回においては1つのデータ処理手段1603に対し1つのデータ処理手段1603を用いる例で説明したが、ファームウェアあたりの開値データは非常に多いため、ファームウェアに対するファームウェアを複数個

21

(11)

(12)

より、第19図の補正電圧データの欄で示すように、フィールド番号<sub>1</sub>のデータをいかからかに補正する。つまり、

フィールド番号<sub>1</sub>から<sub>2</sub>で透過率の差が第2閾値を超える、かつフィールド番号<sub>2</sub>から<sub>3</sub>でも透過率の差が第2閾値を超えることが予測されるためデータ補正を行なっている。このようにデータ補正を行ない、印加電圧をフィールド番号<sub>3</sub>で<sub>9</sub>を印加することにより液晶の応答時間が改善され、画像の毛いきなどが生じにくくなり、画像品質が向上する。このように、複数フィールドにわたる透過率の変化を考慮して電圧データを補正するのは、

第20図のようにフィールド番号<sub>0</sub>のデータ<sub>4</sub>のようないすなどにより電圧データに異常な電圧データが含まれ、前記異常電圧データをも異常に透過率の変化に追従することを防止するためである。つまり、電圧データの補正が行なわれなければ液晶の応答時間は遅くなることによるバスフィルタの効果があるため点線のようになり、異常電圧などを除去できる。また補正是複数フィールドにわたる液晶の透過率を考慮して行なうため、データ補正量を算出することにより過補正がかかることがなく、良好な画質が得られる。

なお、第4の本発明例の液晶の駆動方法によると第2の実施例の液晶の駆動方法を組み合わせることにより、一度遅延された液晶パネルの駆動方法を行なえることは言うまでもない。

また、本実施例においては1フィールド内だけのデータを補正するが、これに限定するものではなく、たとえば液晶の特性および必要回路構成を考慮して複数のフィールドにわたりデータを補正してもよい。

また、本発明の液晶制御回路においては2つのフィルドモリを使用するがこれに限定するものではなく、たとえば3つ以上のフィールドモリを用いても同様の処理を行なえる。また、ハイブライン処理を行なうことにより1つのフィールドモリによる構成も可能である。また、本実施例においては同一画面への電圧データを処理してデータを補正するが、これに限定

するものではなく、たとえば映像の場合、任意の画素に印加する電圧データと次のフィールドでの前記の画素の近傍の画素に印加する電圧データを処理しても同様の処理が行なえることは言うまでもない。また、本発明の液晶制御回路において、電圧データをD/A変換してソースドライバICに入力するとしたが、ソースドライバICがデジタルデータ入力方式の場合、D/A変換することなく、そのままソースドライバIC電圧データを送送すればよい。

なお、第2図、第10図においてはフィールドモリを複数用いているが、本発明はこれに限定するものではないたとえば、ハイブライン処理技術を用いることにより1個あるいは2個のフィールドモリで同等の機能

を有する液晶制御回路を構成することは明らかである。

また、第1、第2、第3および第4の本発明の液晶パネルの駆動方法を最適に組み合わせることにより、より最適な液晶パネルの駆動方法を実現できることは言うまでもなく、また、第1、第2および第3の本発明の液晶制御回路を最適に組み合わせて構成することにより、より最適な液晶制御回路を実現できることは言うまでもない。

以上の説明で明らかのように、本発明の液晶パネルの駆動方法および液晶制御回路を用いることにより、液晶の立ち上がり、つまり自撮り透過率に対する応答時間と縮短することができる。したがって、画像の毛いきなどを防ぐことができる。良好な映像が得られる。このことは液晶パネルの画面が大型化、高解像度になると、つれて著しい効果としてあらわれる。

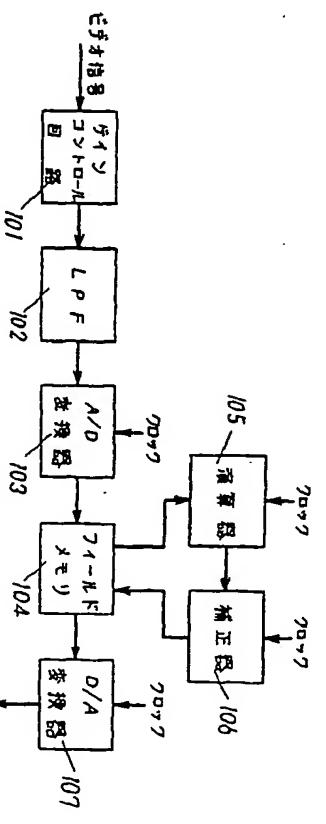
【図面の簡単な説明】

第1図、第2図は第1の本発明の液晶制御回路のプロック図、第3図はデータテーブル図、第4図、第6図は第1の本発明の液晶パネルの駆動方法の説明図、第5図は液晶の印加電圧と応答時間の特性図、第7図(a)、(b)、(c)、第9図は第1の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第8図(a)、(b)は第2の本発明の液晶パネルの駆動方法の説明図、第10図は第2の本発明の液晶制御回路のプロック図、第11図は第3の本発明の液晶パネルの駆動方法の説明図、第12図、第13図、第14図は第3の本発明の液晶パネルの駆動方法の第2の実施例における説明図、第15図、第16図は第3の本発明の液晶制御回路のプロック図、第17図、第18図、第19図、第20図は第4の本発明の液晶パネルの駆動方法の説明図、第21図はアクティブラックス型液晶パネルの構成図、第22図は従来の液晶制御回路のブロック図、第23図、第24図は従来の液晶パネルの駆動方法の説明図である。

101,1001,1501……データテーブル回路、102,108,109,102,1012,1502,1506……ローバスフィルタ、103,1003,1503……A/D変換器、104,205,206,207,1004,1005,1006,1007……フィールドモリ、105,208,1008……演算器、106,209,1009……補正器、107,1011,1505……D/A変換器、109,1013,1507……位相分割回路、110,1014,1508……出力切り換え回路、111,1015,1509……ドライバ制御回路、112,1016,1510……ソースドライバIC、113,1017,1511……ゲートドライバIC、114,1018,1512……液晶パネル、201,202,203,204……フィールドメモリ切り替え回路、210,301,1010……データテーブル、104……データ処理ブロック、1601……フィールドモリブロック、1602……データ入力手段、1603……データ処理手段、1604……データテーブル、1605……データ出力手段。

22

【第1図】



【第3図】

301……データテーブルメモリ

302……データテーブルメモリ

303……データテーブルメモリ

304……データテーブルメモリ

305……データテーブルメモリ

306……データテーブルメモリ

307……データテーブルメモリ

308……データテーブルメモリ

309……データテーブルメモリ

310……データテーブルメモリ

311……データテーブルメモリ

312……データテーブルメモリ

313……データテーブルメモリ

314……データテーブルメモリ

315……データテーブルメモリ

316……データテーブルメモリ

317……データテーブルメモリ

318……データテーブルメモリ

319……データテーブルメモリ

320……データテーブルメモリ

321……データテーブルメモリ

322……データテーブルメモリ

323……データテーブルメモリ

324……データテーブルメモリ

325……データテーブルメモリ

326……データテーブルメモリ

327……データテーブルメモリ

【第4図】

301……データテーブルメモリ

302……データテーブルメモリ

303……データテーブルメモリ

304……データテーブルメモリ

305……データテーブルメモリ

306……データテーブルメモリ

307……データテーブルメモリ

308……データテーブルメモリ

309……データテーブルメモリ

310……データテーブルメモリ

311……データテーブルメモリ

312……データテーブルメモリ

313……データテーブルメモリ

314……データテーブルメモリ

315……データテーブルメモリ

316……データテーブルメモリ

317……データテーブルメモリ

318……データテーブルメモリ

319……データテーブルメモリ

320……データテーブルメモリ

321……データテーブルメモリ

322……データテーブルメモリ

323……データテーブルメモリ

324……データテーブルメモリ

325……データテーブルメモリ

326……データテーブルメモリ

327……データテーブルメモリ

328……データテーブルメモリ

329……データテーブルメモリ

330……データテーブルメモリ

331……データテーブルメモリ

332……データテーブルメモリ

333……データテーブルメモリ

334……データテーブルメモリ

335……データテーブルメモリ

336……データテーブルメモリ

337……データテーブルメモリ

338……データテーブルメモリ

339……データテーブルメモリ

340……データテーブルメモリ

341……データテーブルメモリ

342……データテーブルメモリ

343……データテーブルメモリ

344……データテーブルメモリ

345……データテーブルメモリ

346……データテーブルメモリ

347……データテーブルメモリ

348……データテーブルメモリ

349……データテーブルメモリ

350……データテーブルメモリ

351……データテーブルメモリ

352……データテーブルメモリ

353……データテーブルメモリ

354……データテーブルメモリ

355……データテーブルメモリ

356……データテーブルメモリ

357……データテーブルメモリ

358……データテーブルメモリ

359……データテーブルメモリ

360……データテーブルメモリ

361……データテーブルメモリ

362……データテーブルメモリ

363……データテーブルメモリ

364……データテーブルメモリ

365……データテーブルメモリ

366……データテーブルメモリ

367……データテーブルメモリ

368……データテーブルメモリ

369……データテーブルメモリ

370……データテーブルメモリ

371……データテーブルメモリ

372……データテーブルメモリ

373……データテーブルメモリ

374……データテーブルメモリ

375……データテーブルメモリ

376……データテーブルメモリ

377……データテーブルメモリ

378……データテーブルメモリ

379……データテーブルメモリ

380……データテーブルメモリ

381……データテーブルメモリ

382……データテーブルメモリ

383……データテーブルメモリ

384……データテーブルメモリ

385……データテーブルメモリ

386……データテーブルメモリ

387……データテーブルメモリ

388……データテーブルメモリ

389……データテーブルメモリ

390……データテーブルメモリ

391……データテーブルメモリ

392……データテーブルメモリ

393……データテーブルメモリ

394……データテーブルメモリ

395……データテーブルメモリ

396……データテーブルメモリ

397……データテーブルメモリ

398……データテーブルメモリ

399……データテーブルメモリ

400……データテーブルメモリ

401……データテーブルメモリ

402……データテーブルメモリ

403……データテーブルメモリ

404……データテーブルメモリ

405……データテーブルメモリ

406……データテーブルメモリ

407……データテーブルメモリ

408……データテーブルメモリ

409……データテーブルメモリ

410……データテーブルメモリ

411……データテーブルメモリ

412……データテーブルメモリ

413……データテーブルメモリ

414……データテーブルメモリ

415……データテーブルメモリ

416……データテーブルメモリ

417……データテーブルメモリ

418……データテーブルメモリ

419……データテーブルメモリ

420……データテーブルメモリ

421……データテーブルメモリ

422……データテーブルメモリ

423……データテーブルメモリ

424……データテーブルメモリ

425……データテーブルメモリ

426……データテーブルメモリ

427……データテーブルメモリ

428……データテーブルメモリ

429……データテーブルメモリ

430……データテーブルメモリ

431……データテーブルメモリ

432……データテーブルメモリ

433……データテーブルメモリ

434……データテーブルメモリ

435……データテーブルメモリ

436……データテーブルメモリ

437……データテーブルメモリ

438……データテーブルメモリ

439……データテーブルメモリ

440……データテーブルメモリ

441……データテーブルメモリ

442……データテーブルメモリ

443……データテーブルメモリ

444……データテーブルメモリ

445……データテーブルメモリ

446……データテーブルメモリ

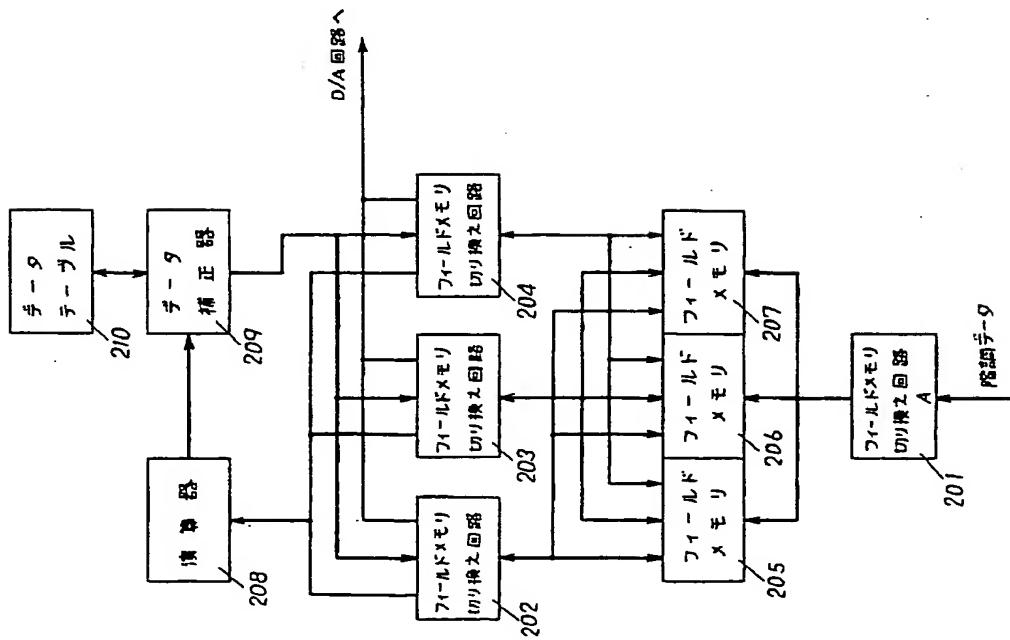
447……データテーブルメモリ

448……データテーブルメモリ

449……データテーブルメモリ

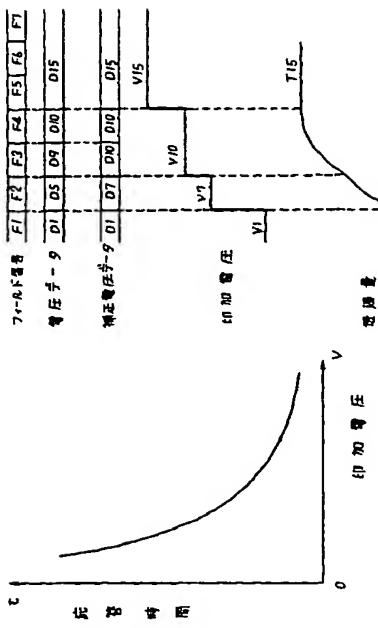
(13)

[第2図]

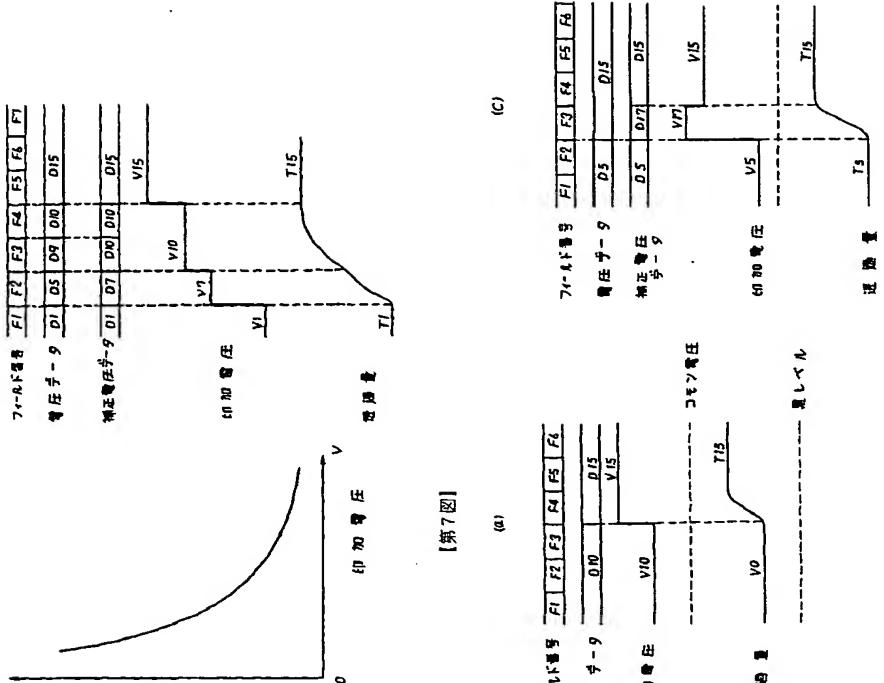


(14)

[第5図]

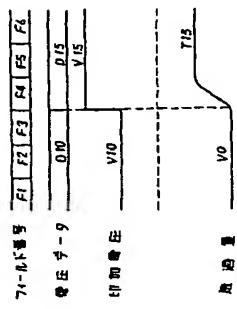


[第6図]

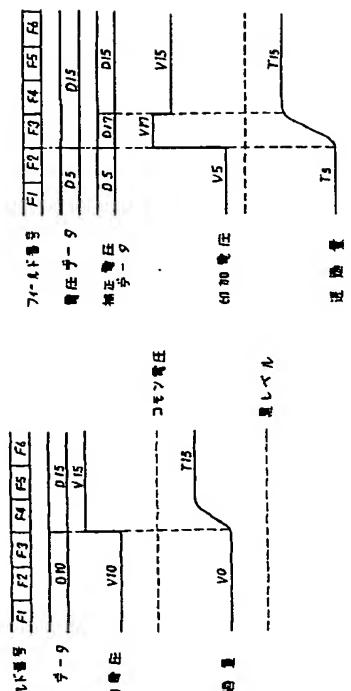


[第7図]

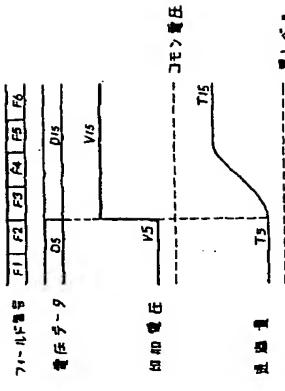
(a)



(c)



(b)



一三八

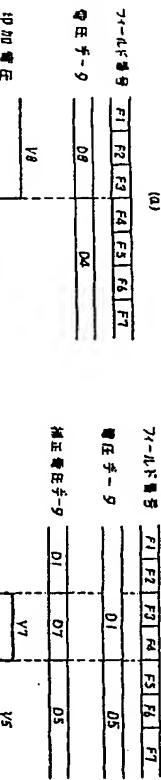
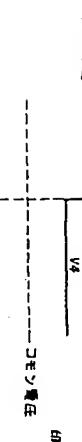
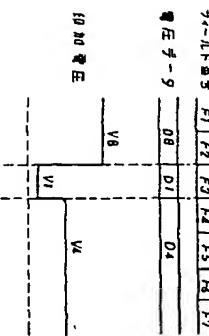


图6-41



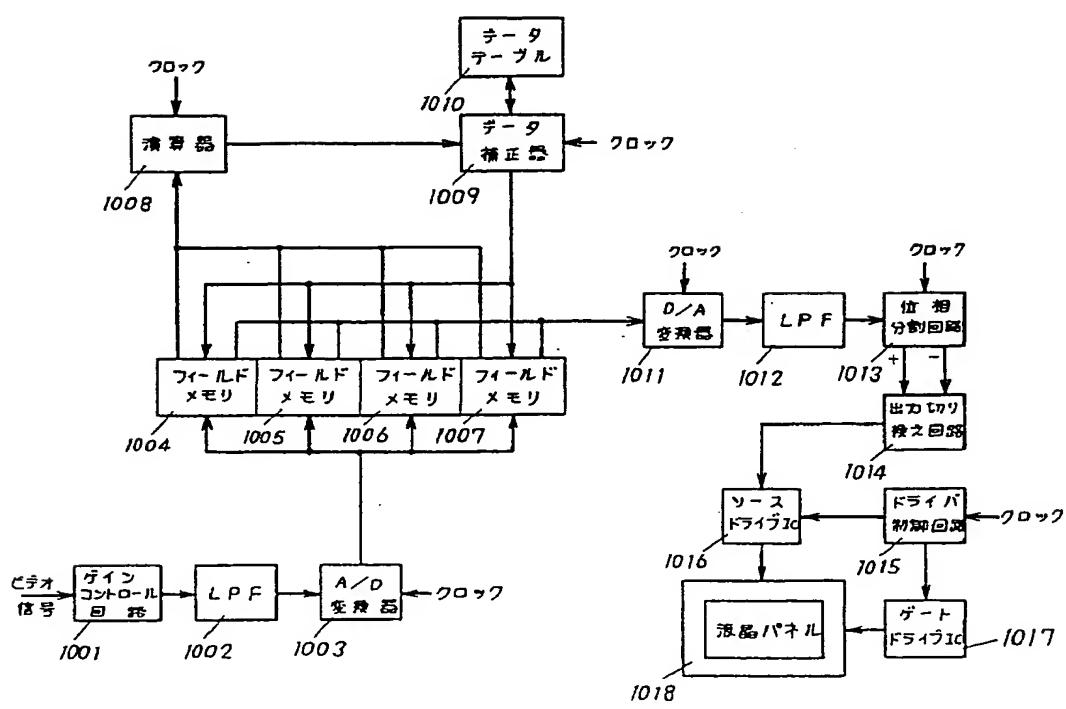
卷之三



卷之三

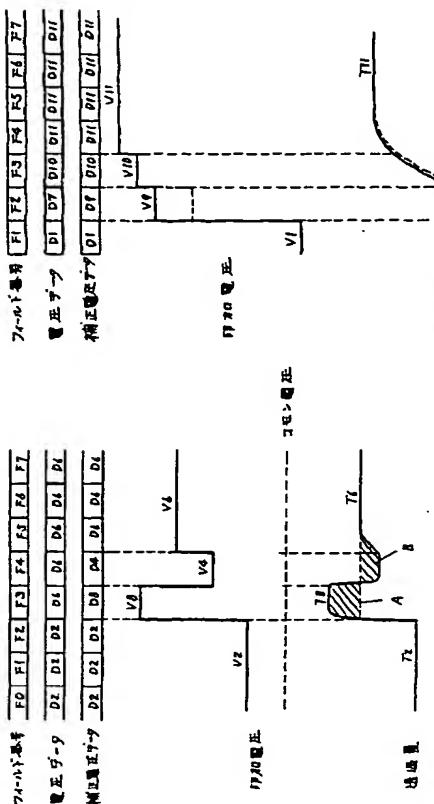
This technical drawing shows a U-shaped metal component. The main body has a height of 10 mm. The top horizontal section has a width of 10 mm and a thickness of 1.5 mm. The bottom horizontal section has a width of 10 mm and a thickness of 1.5 mm. There are two vertical legs extending downwards from the top and bottom sections. The left leg has a height of 10 mm and a thickness of 1.5 mm. The right leg has a height of 10 mm and a thickness of 1.5 mm. The overall width of the U-shape is 10 mm. The drawing includes several labels: '10' at the top center, '1.5' at the top left, '10' at the top right, '10' at the bottom center, '1.5' at the bottom left, '10' at the bottom right, '10' at the left leg, '1.5' at the left leg, '10' at the right leg, '1.5' at the right leg, '10' at the top left corner, '1.5' at the top left corner, '10' at the top right corner, '1.5' at the top right corner, '10' at the bottom left corner, '1.5' at the bottom left corner, '10' at the bottom right corner, '1.5' at the bottom right corner, '10' at the left side center, '1.5' at the left side center, '10' at the right side center, '1.5' at the right side center, '10' at the top left inner corner, '1.5' at the top left inner corner, '10' at the top right inner corner, '1.5' at the top right inner corner, '10' at the bottom left inner corner, '1.5' at the bottom left inner corner, '10' at the bottom right inner corner, '1.5' at the bottom right inner corner, '10' at the left inner side center, '1.5' at the left inner side center, '10' at the right inner side center, '1.5' at the right inner side center, and '10' at the top inner side center, '1.5' at the top inner side center.

[第10回]

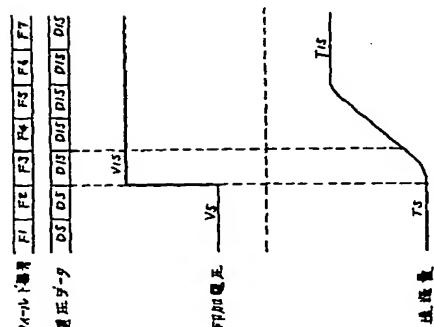


(18)

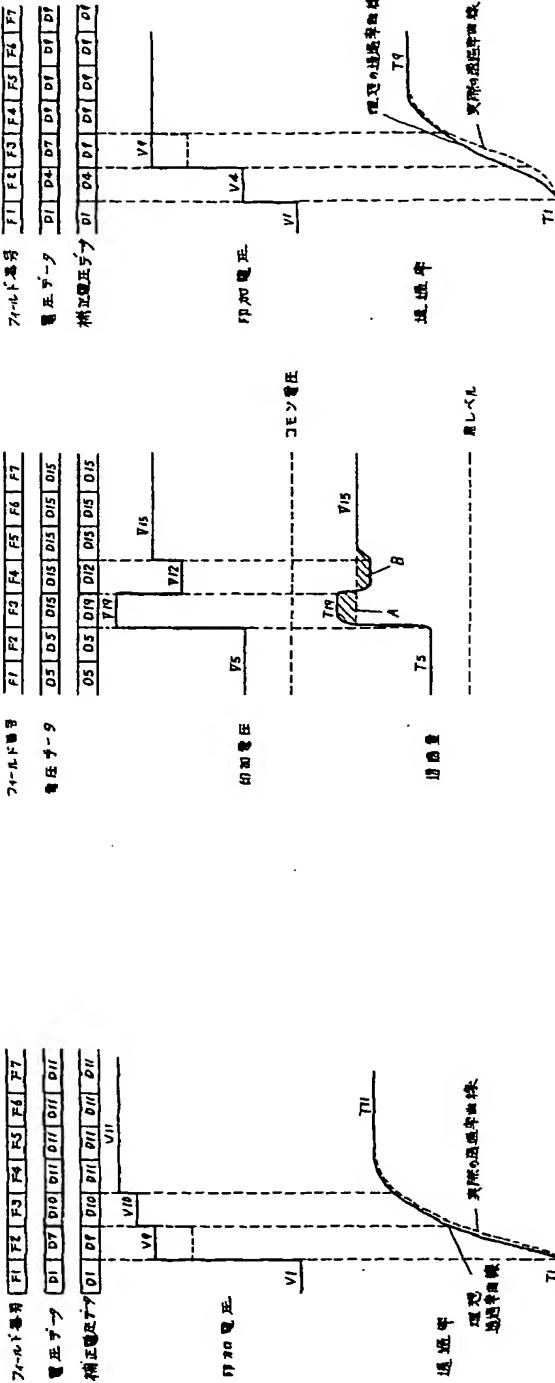
[第11図]



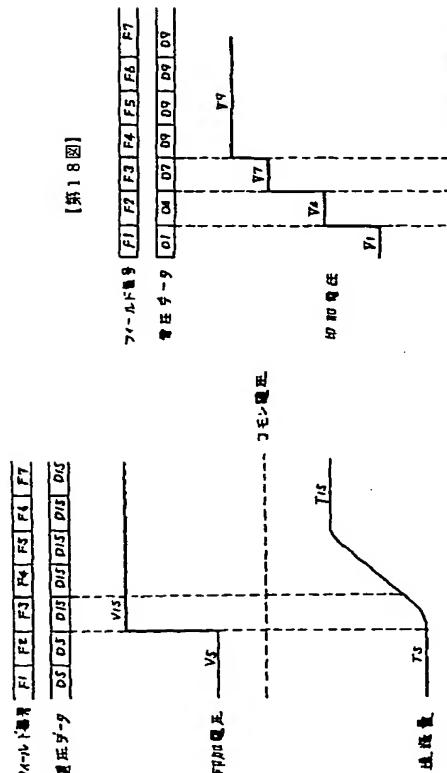
[第13図]



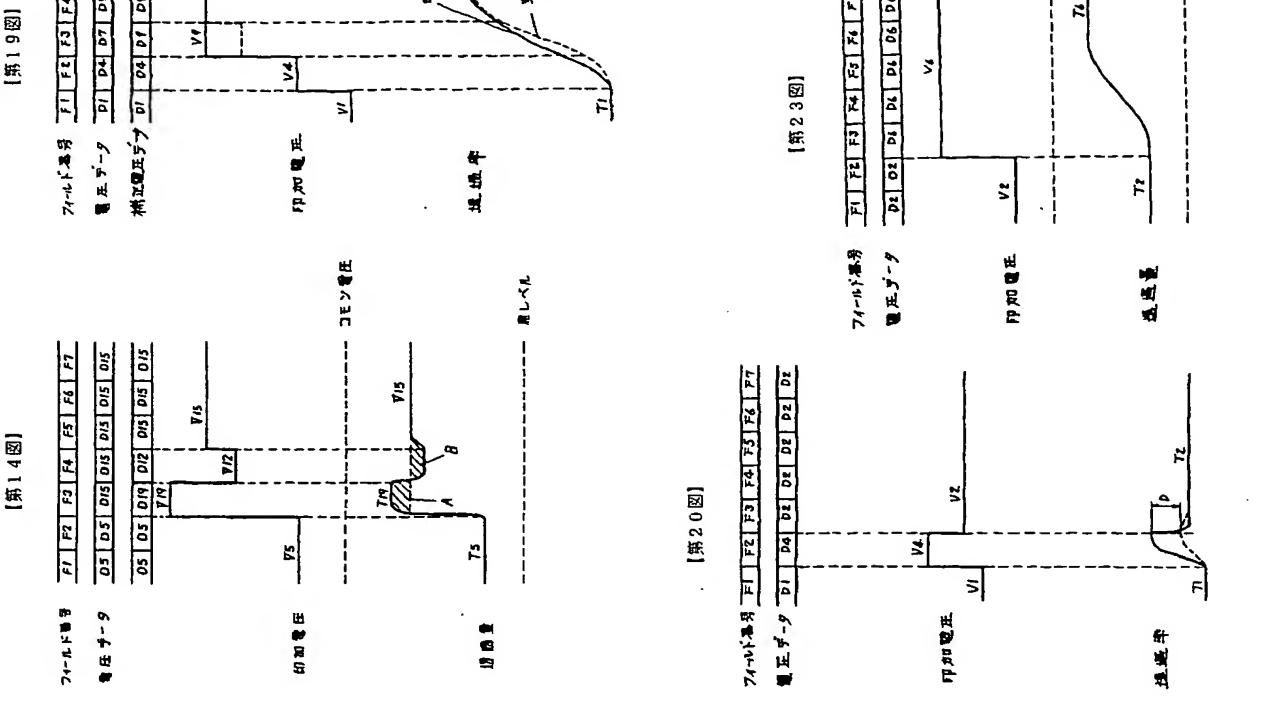
[第17図]



[第18図]

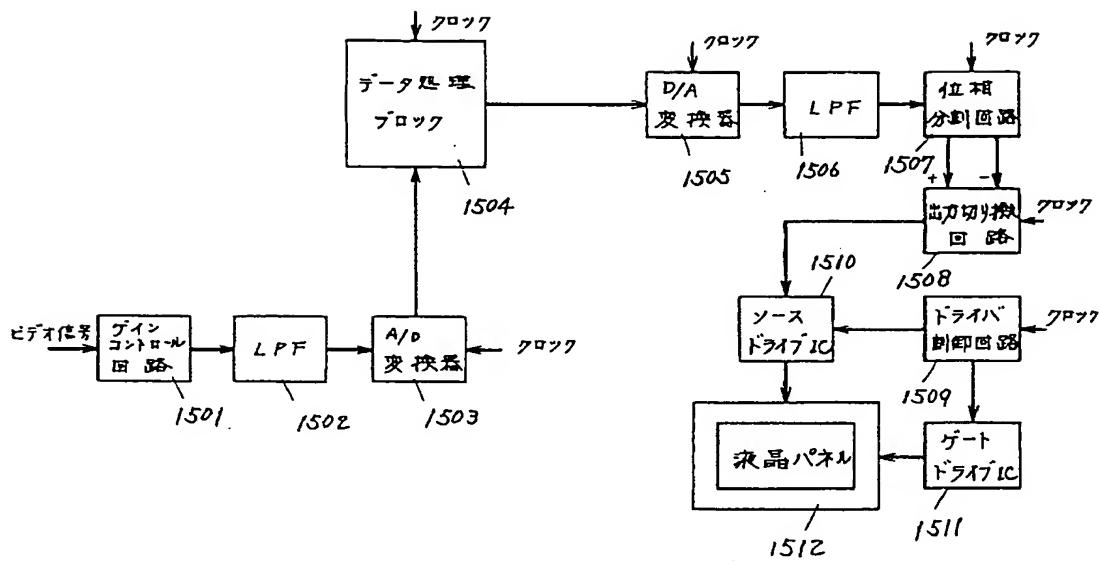


[第19図]



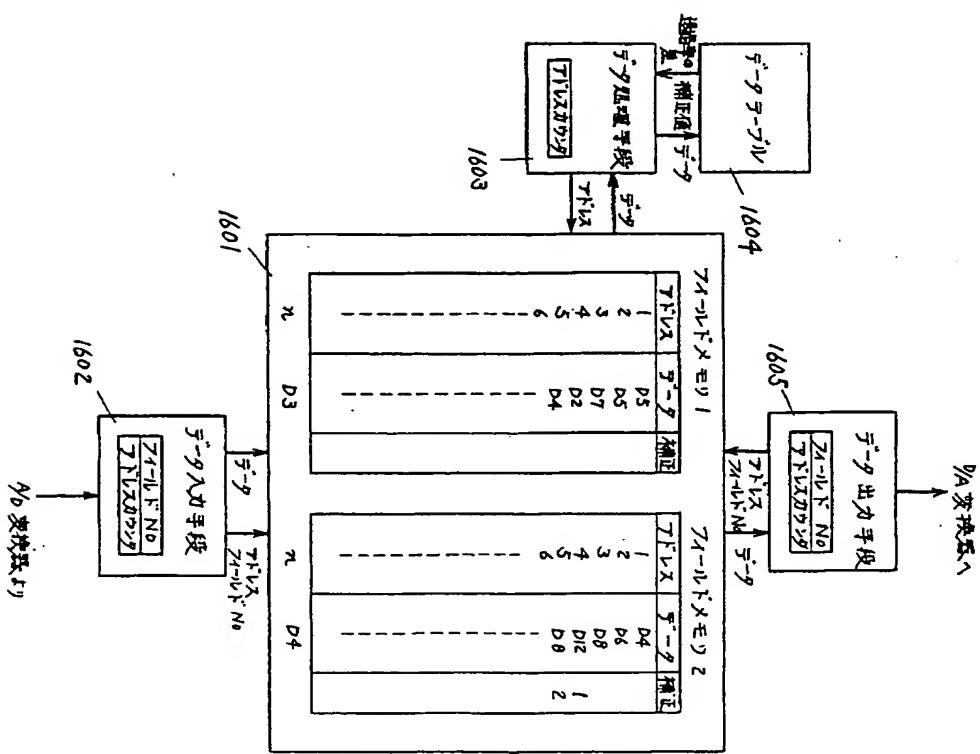
(19)

[第15図]



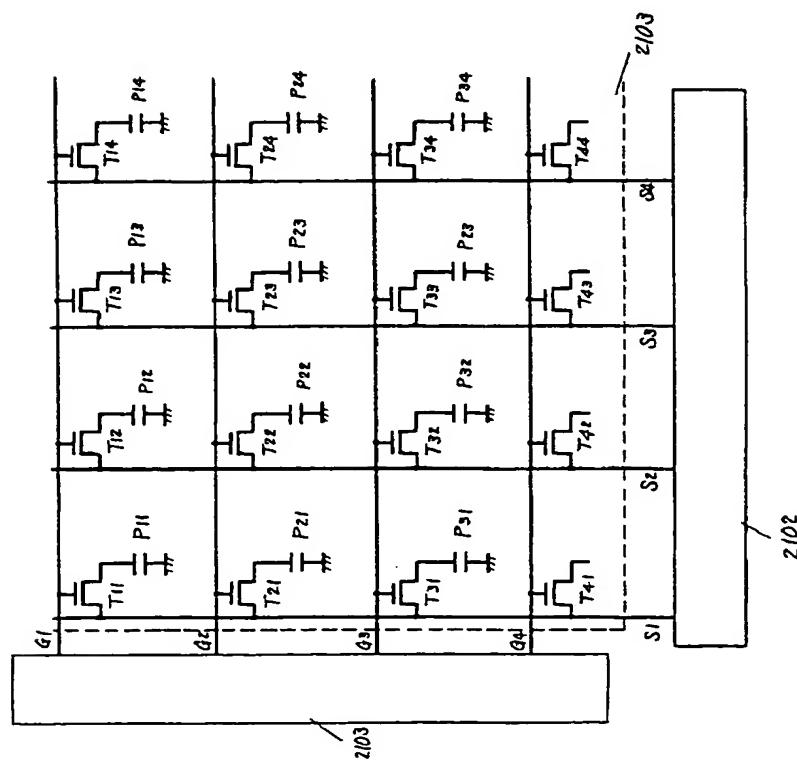
(20)

[第16図]



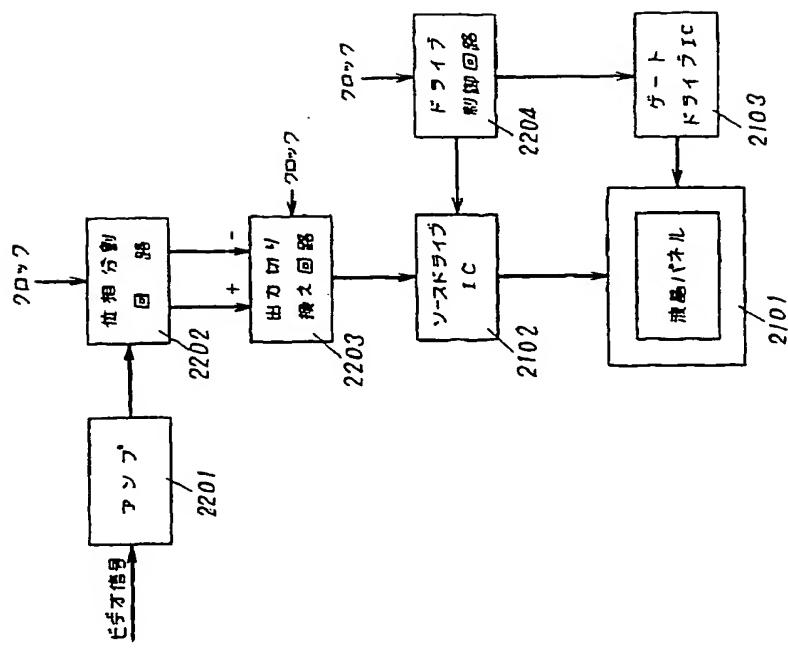
(21)

[第21図]



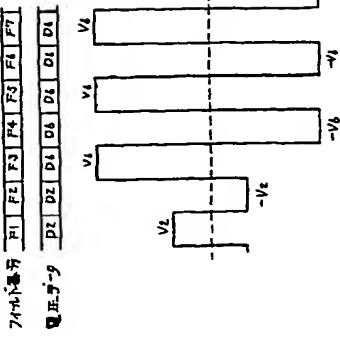
(22)

[第22図]



フロントページの焼き

[第24図]



(5) 参考文献 特開昭64-10299 (JP, A)  
 特開昭57-133487 (JP, A)  
 特開昭59-171929 (JP, A)

